

УДК 004.728.3

# УНИВЕРСАЛЬНЫЙ ВСТРАИВАЕМЫЙ ТРАНСИВЕР ДЛЯ ОПТИЧЕСКОГО СЕТЕВОГО ОКОНЕЧНОГО УСТРОЙСТВА

**А.М. Соловьев**

*ГК «Ростех», АО «Концерн «Созвездие»*  
Россия, 394018, Воронеж, Плехановская ул., 14  
E-mail: darkzite@yandex.ru

**М.Е. Семенов**

*Воронежский государственный университет*  
Россия, 394018, Воронеж, Университетская пл., 1  
E-mail: mkl150@mail.ru

**В.М. Новиков**

*Государственный научно-исследовательский институт авиационных систем*  
Россия, 125167, Москва, Викторенко ул., 7  
E-mail: vmnovikov@2100.gosniias.ru

**Н.И. Сельвесюк**

*Государственный научно-исследовательский институт авиационных систем*  
Россия, 125167, Москва, Викторенко ул., 7  
E-mail: nis@gosniias.ru

**Ключевые слова:** системы авионики, комплекс бортового оборудования, бортовая информационно-вычислительная среда, полностью оптическая бортовая сеть, сетевое оконечное устройство на базе ПЛИС, трансиверы, избыточное кодирование.

**Аннотация:** Настоящая работа посвящена разработке ядра универсального встраиваемого трансивера для оптического сетевого оконечного устройства (ОСОУ), построенного на базе ПЛИС фирмы Xilinx. Представленный трансивер позволяет повысить универсальность (взаимозаменяемость) кристаллов ПЛИС и переносимость проекта ПЛИС, реализующего функционал ОСОУ между кристаллами как внутри одного семейства, так и разных семейств. На базе данного ОСОУ строится безкоммутационная коммуникационная бортовая среда, обеспечивающая взаимодействие между элементами распределенной информационно-вычислительной среды по принципу «точка-точка» полностью параллельно, детерминированно, без коммуникационных задержек и в реальном масштабе времени.

# 1. Введение

Современные комплексы бортового оборудования (КБО) представляют собой сложные распределенные системы, решающие широкий спектр авиационных и других задач. Наиболее сложным и ответственным компонентом таких систем является бортовая распределенная информационно-вычислительная среда (БРИВС), обеспечивающая работу и взаимодействие прикладных функциональных задач, выполняющих диагностику и управление системами воздушного судна [1, 2]. Таким образом, повышение надежности и отказоустойчивости БРИВС является первостепенным условием при построении перспективных систем авионики следующих поколений. Одним из подходов, концентрирующимся на данной проблеме и позволяющим обеспечить ряд важных преимуществ, является технология построения БРИВС на базе безкоммутационной коммуникационной среды. В основе данной технологии лежат методы построения полностью оптической бортовой среды (ПОБС) с применением спектрального уплотнения (WDM) и распределенной разделяемой памяти (DSM). В этом случае, для взаимодействия между основными вычислительными узлами БРИВС (ВУ) используются специальные устройства, являющиеся шлюзом между вычислительной и оптической средой, называемые оптические сетевые оконечные устройства (ОСОУ) [3]. Архитектура, функционал и конструктив ОСОУ в зависимости от требований к ПОБС и БРИВС могут достаточно сильно варьироваться. В случае построения ОСОУ на базе ПЛИС фирмы Xilinx (для определенности, здесь и далее будем рассматривать чипы именно этой фирмы) одним из основных элементов, критически влияющим на пропускную способность оптического канала является трансивер, выполняющий информационное сопряжение между ядром ПЛИС и оптическим модулем (SFP). Использование штатных высокоскоростных трансиверов (например, Augoga) при разработке проекта ПЛИС является простым решением, позволяющим достичь высокой пропускной способности (порядка 10 Гбит/с), однако данный подход обладает и рядом важных недостатков:

- необходимость использования встроенных в ПЛИС высокоскоростных GTX/GTY-трансиверов (неотъемлемая часть IP-ядра Augoga и других IP-ядер), при этом GTX/GTY-трансиверы в разных кристаллах ПЛИС не совместимы по параметрам, а также привязаны к определенным портам ввода-вывода. Таким образом, теряется универсальность (взаимозаменяемость) как по выбору ПЛИС, так и по выбору портов ввода-вывода;
- необходимость использования IP-блока AXI4-Interconnect, который выполняет равномерное распределение потоков данных и арбитраж пакетов при соединении шины AXI4-Stream по принципу «один ко многим» и «многие к одному» (что требуется для взаимодействия с несколькими SFP-модулями одновременно). Так как в AXI4-Interconnect встроена память FIFO относительно небольшого объема (чаще всего максимальным объемом 4095 байт), при интенсивном потоке данных появляется вероятность потери или разрыва пакета данных, что значительно снижает надежность такого ОСОУ;
- в случае применения шины AXI4-Stream становится затруднительно организовать взаимодействие между ОСОУ по принципу распределенной

разделяемой памяти, так как значительно усложняется стык между стандартными модулями шины AXI4-Stream и RTL-модулями. Одним из возможных решений данной проблемы является разработка универсального встраиваемого трансивера (УВТ), представляющего собой RTL-проект и лишенного вышеперечисленных недостатков. Разработке такого УВТ и посвящена настоящая работа.

## 2. Архитектура ПЛИС-проекта ОСОУ с УВТ

Рассмотрим структуру ПЛИС-проекта ОСОУ и принцип работы УВТ. Для определенности будем считать, что ОСОУ реализовано в конструктиве PCIe-модуля в соответствии со стандартами евромеханики. Для информационного сопряжения функциональных узлов ПЛИС и ВУ через шину PCI-Express используем стандартное IP-ядро XDMA. При этом, УВТ можно связать с XDMA через шину AXI-Lite или Bypass. Первый вариант является простым в реализации, но ограничивает пропускную способность до 25 Мбит/с (максимальная пропускная способность шины AXI-Lite). Второй вариант сложнее в реализации, но он позволяет иметь пропускную способность, ограниченную скоростями шины PCI-Express, то есть скоростями порядка 5-10 Гбит/с. При этом, на прикладном уровне устройства, присутствующие на шине Bypass модуля XDMA, отображаются как линейное пространство памяти, что упрощает организацию распределенной разделяемой памяти. Исходя из этого, остановимся на втором варианте и будем использовать шину Bypass в проекте ОСОУ. Структура и состав ОСОУ с 4-мя модулями SFP приведен на рис. 1.

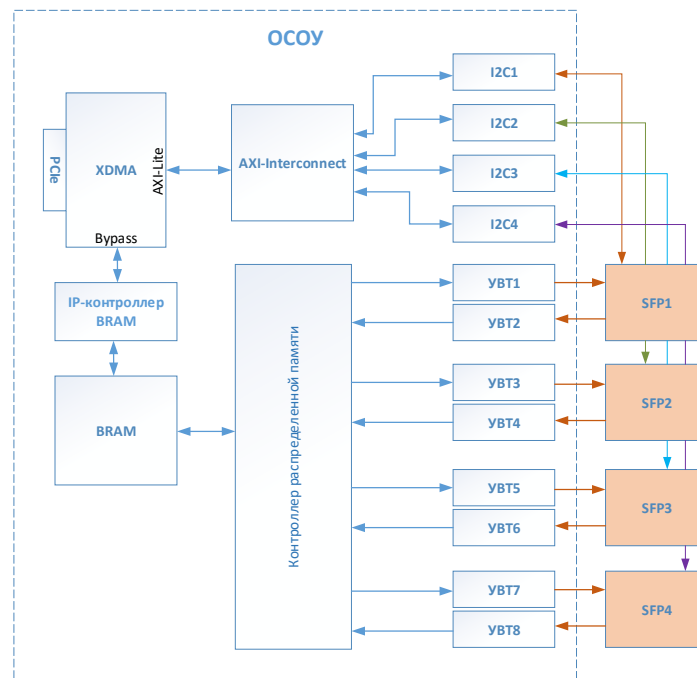


Рис. 1. Пример импорта рисунка из файла

### 3. Принцип функционирования УВТ

Блок УВТ должен быть оптимизирован под работу с оптическими модулями SFP. В силу особенностей работы лазеров оптических модулей, в канале передачи данных всегда должны присутствовать как логические «0» (оптическая энергия «+1»), так и логические «1» (оптическая энергия «-1») в таком соотношении и последовательности, чтобы средняя величина оптической энергии на произвольно большом временном интервале по величине не превышала некоторое небольшое число DP (диспаритетность). При этом, знак средней энергии в канале может меняться и быть как положительным (DP+), так и отрицательным (DP-).

Для реализации этого условия необходимо использовать специальное избыточное кодирование, такое как 8b10b или 64b66b. Кодирование 8b10b имеет большую избыточность (25% часть от информации), но обладает хорошей диспаритетностью (DP=5). Кодирование 64b66b обладает значительно меньшей избыточностью (3%), но большей диспаритетностью (DP=33), из-за чего к данному кодеку необходимо дополнительно применять блок скремблера, производящего перемежение данных в кадре. Также, при использовании данных кодеков необходимо формировать элементарный кадр информации, начало которого определяется специальными служебными символами (SOF), а после каждого кадра должен быть интервал с набором служебных символов простоя (IDLE) для выполнения процедуры синхронизации. Таким образом, к избыточности кодека также добавится избыточность кадрирования.

Учтем также, что в отличие от использования стандартного IP-ядра Aurora, блок УВТ будет связан с произвольными портами ввода-вывода, которые имеют значительно меньшую пропускную способность, по сравнению с каналами трансиверов GTX/GTY. Для увеличения пропускной способности произвольных портов ввода-вывода будем использовать подход DDR, который заключается в удвоении скорости передачи данных за счет использования как переднего, так и заднего фронтов тактового импульса. Для такого подхода необходимо двойное тактирование сигналами, сдвинутыми между собой по фазе на 90 градусов. При этом, часть блока будет работать от первичного тактирования, а часть от сдвинутого тактирования, поочередно, по принципу конвейера.

Таким образом, исходя из вышеперечисленных особенностей, остановимся на применении в УВТ кодека 8b10b как наиболее оптимального по надежности и простоте реализации. Теоретическая вероятность ошибки в данных при использовании кодека 8b10b составляет  $10^{-12}$ .

Помимо кодирования, необходимо кадрирование информации. Каждый такой кадр (Frame) должен начинаться со служебного символа SOF и заканчиваться набором служебных символов IDLE. По символу SOF приемник УВТ будет определять начало пакета данных, а в момент IDLE передатчик будет обновлять тело пакета DataFrame (копировать данные из BRAM в свой буфер кадра), а приемник будет передавать принятые данные (из своего буфера кадра в BRAM).

Для повышения достоверности принятых данных к концу кадра необходимо также добавить CRC32. В силу того, что УВТ будет работать с произвольными (указанными заранее в проекте) областями BRAM, в начало кадра необходимо также добавить индекс фрейма FrameID, указывающий на область памяти BRAM с которой в данный момент взаимодействует УВТ. Также, для уменьшения

вероятности детектирования ложного начала пакета, лучше увеличить символ начала кадра с помощью его дублирования (SOF+SOF). Количество символов IDLE должно быть рассчитано исходя из того, что за интервал их присутствия в канале контроллер распределенной памяти должен успеть обменяться с передатчиком и приемником УВТ телом кадра (передаваемой/принимаемой информацией). Размер тела кадра при этом нужно выбирать исходя из характеристик тактового сигнала. Чем большей стабильностью частоты обладает тактовый генератор, тем больше тело кадра DataFrame можно использовать при кадрировании информации.

Оптимальным вариантом кадрирования является следующая структура: примем за SOF служебный символ K28.5, а за IDLE служебный символ K28.6. По умолчанию будем считать, что начало кадра определяется двумя символами SOF, тело кадра DataFrame имеет размер 1024 байта, после каждого кадра идет набор из 256 символов IDLE. В общем случае, будем считать, что количество символов IDLE считается следующим образом:

$$(1) \quad IDLE\_NUM = DATAFRAME\_SIZE \cdot 2.5/10,$$

где IDLE\_NUM – количество символов IDLE, а DATAFRAME\_SIZE – размер тела кадра в байтах.

Равенство (1) обеспечит возможность обмена телом кадра между УВТ и контроллером распределенной памяти с необходимым временным запасом на синхронизацию и загрузку/выгрузку данных при условии, что этот обмен будет производиться на одном и том же тактирующем сигнале.

## 4. Заключение

Представленный в настоящей работе универсальный встраиваемый трансивер является оптимальным решением для обеспечения таких требований как универсальность, масштабируемость и взаимозаменяемость при проектировании сетевых оконечных устройств на базе ПЛИС. В силу того, что представленный подход реализуем в виде RTL-описания, он легко переносим и адаптируем к произвольным ПЛИС-проектам из других областей знания, в том числе при разработке различных коммуникационных элементов для систем авионики и комплексов бортового оборудования.

## Список литературы

1. Агеев А.М. Функциональная модель системы управления избыточностью комплексов бортового оборудования авиационной техники на основе супервизоров конфигураций // Воздушно-космические силы. Теория и практика. 2022. № 24. С. 20–35.
2. Зыбин, Е.Ю., Косьянчук, В.В., Новиков, В.М., Сельвесюк, Н.И., Чекин, А.Ю., Фофанов, Д.А. Архитектура отказоустойчивой информационно-измерительной сети скоростных винтокрылых летательных аппаратов // Волновая электроника и инфокоммуникационные системы. 2022. С. 261–269.
3. Соловьев, А.М., Семенов, М.Е., Новиков, В.М., Сельвесюк, Н.И. Сетевое оконечное устройство для безкоммутационной бортовой сети // XVI Всероссийская мультikonференция по проблемам управления. 2023. С. 76–79.