

РАСПРЕДЕЛЕННАЯ АРИФМЕТИКА В ОБЩЕМ КАНАЛЕ НА ОСНОВЕ ФОТОННЫХ КОММУТАТОРОВ

В.С. Подлазов

Институт проблем управления им В.А. Трапезникова РАН
Россия, 117997 Москва, ул. Профсоюзная, 65,
E-mail: podlazov@ipu.ru, podlazov@gmail.com

Ключевые слова: общий канал, распределенное управление, фотонный коммутатор, фотонные мультиплексор и демультиплексор, вычисление в общем канале, последовательные двоичные числа.

Аннотация: В статье рассматривается фотонная сеть с распределенным управлением, состоящая из нескольких узлов, связанных общим каналом, в котором за время передачи одного числа выполняется единая операция над числами, которые параллельно передаются всеми узлами. Рассматриваются такие операции как суммирование или нахождение максимума (минимума) чисел, передаваемых последовательно по двоичным разрядам. Предполагается, что разряды чисел передаются парафазными оптическими сигналами, а общий канал строится из фотонных коммутаторов этих сигналов.

1. Введение

Развитие компьютерной элементной базы привело к появлению проектов фотонных компьютеров и фотонных элементов для них. Их частным случаем являются структуры с распределенной параллельной обработкой данных во время и в процессе их передачи по системной сети – Вычисления в общем канале (ВОК) [1].

Для выполнения операций ВОК логические переменные x передаются по каналу в парафазном виде, т.е. по двум линиям 0 и 1. Значение 0 передается сигналом в линии 0 при отсутствии сигнала в линии 1, а значение 1 – сигналом в линии 1 при отсутствии сигнала в линии 0. Линии 0 и 1 проходят через конвертор C_i каждого i -го узла сети (рис. 1). Каждый конвертор выполняет унарную операцию O_i преобразования входной логической переменной x_i в выходную логическую переменную $y_i = O_i x_i$.

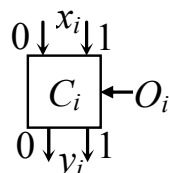


Рис.1. Конвертор фотонных переменных

Операция O_i состоит из следующих преобразований: повторения $y_i = x_i$ (« \Rightarrow »), отрицания $y_i = \neg x_i$ (« \neg »), перевода в значение $y_i = 0$ («0») и перевода в значение $y_i = 1$ («1»). Состояния конвертора C_i при выполнении операции O_i представлены на рис. 2.

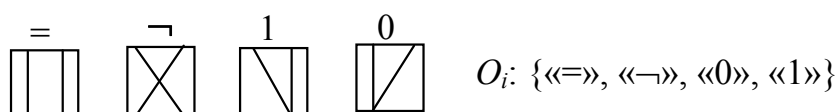


Рис. 2. Состояния операции O_i конвертора C_i

Операция O_i в свою очередь задается по значению управляющей логической переменной u_i , выдаваемой i -м узлом сети. В результате конвертор C_i выполняет бинарную операцию $y_i = x_i \mathcal{N} u_i$, которая может быть любой из 16 логических операций. В табл. 1 приводятся таблицы истинности некоторых логических операций.

Таблица 1. Логические функции.

Функция «ИЛИ»				Функция «И»				«Сложение по mod2»				«Начальный запуск»			
$\mathcal{N} = \vee$				$\mathcal{N} = \wedge$				$\mathcal{N} = \oplus$				$\mathcal{N} = \nabla$			
x	u	O	y	x	u	O	y	x	u	O	y	x	u	O	y
0	0	«0»	0	0	0	«=>»	0	0	0	«=>»	0	0	0	«=>»	0
0	1	«=>»	0	0	1	«1»	1	0	1	«->»	1	0	1	«0»	0
1	0	«0»	0	1	0	«=>»	1	1	0	«=>»	1	1	0	«=>»	1
1	1	«=>»	1	1	1	«1»	1	1	1	«->»	0	1	1	«0»	0

При последовательном размещении конверторов узлов можно за время передачи по общему каналу одного числа образовать в нем сумму размещенных по узлам чисел или выделить из них максимальное число [1]. Для этого числа передаются как двоичные числа последовательно по разрядам. Для суммирования они передаются младшими разрядами вперед, а нахождения максимума они – старшими разрядами вперед.

Представленная схема позволяет выполнять арифметические и логические операции над значениями, представленными фотонными сигналами, на базе коммутаторов без использования специальных АЛУ.

Сеть для ВОК можно построить из оптоэлектронных переключателей на базе интерферометров Маха-Зандера [2]. В данной статье рассматривается возможность выполнения операций ВОК на базе фотонных элементов без использования внешних оптоэлектронных преобразований.

В качестве базовых фотонных элементов можно использовать фотонные демультиплексор D 1×4 и мультиплексор M 4×1 , собираемые из нескольких слоев пленок с электрооптическими или магнитооптическими свойствами (рис. 3) [3, 4].

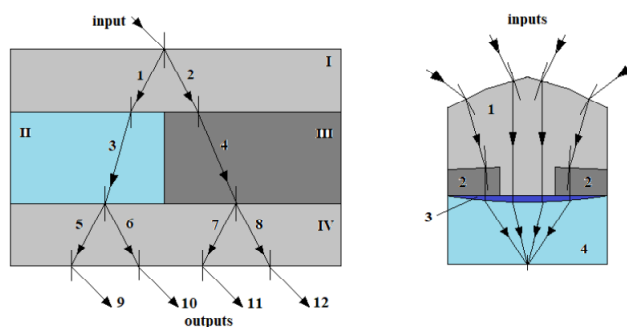


Рис. 3. Структура коммутационных ячеек (демультиплексор и мультиплексор).

Особенность их применения состоит в том, что для управления коммутацией используется два оптических сигнала на разных частотах λ_1 и λ_2 . В демультиплексоре они преобразуются в 4 управляющих сигнала и подаются на два управляющих слоя, каждый из которых задает два направления распространения информационного сигнала, поступившего на его оптический вход. В результате входной оптический сигнал направляется на один из 4-х оптических выходов.

2. Набор необходимых фотонных элементов

Управляемый фотонный конвертор C_O собирается из двух демультиплекторов D и двух мультиплекторов M (рис. 4 слева). В каждом демультиплекторе используется 4 управляющих сигнала, определяющих для конвертора значение управляющей операции O и задающих выходы демультиплектора. Например, значения «0» и «1» подаются на первый направляющий слой, а значения « \Rightarrow » и « \leftarrow » – на второй слой. Также используются мультиплексор M_O (рис. 4 в центре) и демультиплексор D_O (рис. 4 справа).

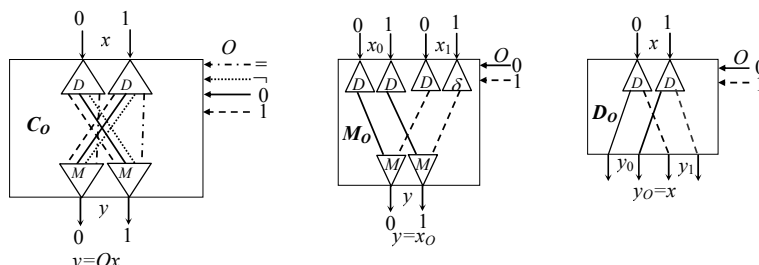


Рис. 4. Схемы управляемых конвертора C_O , мультиплектора M_O и демультиплектора D_O .

Образование значений операции O из значений управляющей фотонной переменной u задается схемами на рис 5. Эти схемы можно заменить на одну универсальную с использованием коммутатора с электронным управлением [7] от узла сети. Однако в данной работе используются разные неуправляемые схемы реализации операции O .

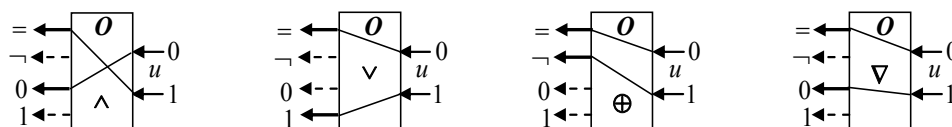


Рис. 5. Схема образования значений операции O .

Как результат соединения схем рис. 4 и схемы рис. 5 управляемый конвертор будет обозначаться как 2-входовая схема с передаваемой переменной x , управляющей переменной u и реализуемой логической функцией $\mathcal{N} - C(u, \mathcal{N})$ (рис. 6). Аналогично, управляемое демультиплексор и мультиплексор, обозначаются как $D(u)$ и $M(u)$ (рис. 6).

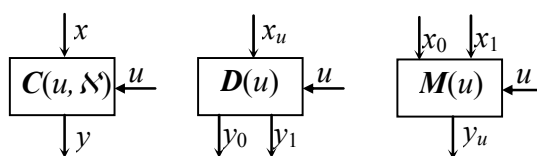


Рис. 6. Окончательное обозначение конвертора $C(u, \mathcal{N})$, демультиплектора $D(u)$ и мультиплектора $M(u)$.

3. Распределенный фотонный сумматор

Для выполнения фотонной операции ВОК «сумма» при каждом узле сети формируется свой исполнительный блок U , состоящий из ранее определенных конверторов и мультиплекторов.

Первый узел сети выдает в свой блок U_2 по парафазной линии значений слот X_1 , содержащий двоичное число, начиная с младших разрядов, а по парафазной синхролинии – слот S той же разрядности. Передача слота S начинается с передачи его метки s^0 , которая задается одновременной передачей значений 0 и 1. Прохождение метки s^0 запускает передачу слотов X_1 и S , которые передаются синхронно по разрядам.

В слоте X_1 разряды передается переменными x_1^i , а в слоте S – переменными s^i , где i – это номер разряда. При этом $s^1 = 1$ и $s^i = 0$ для $i > 1$.

Любой другой узел сети передает по линии значений в свой блок U_k ($2 < k \leq N$) слот X_k , содержащий значения переменных x_k^i . Кроме того, в этот блок поступает слот S , прошедший через U_{k-1} . Прохождение метки s^0 запускает в узле k передачу слота X_k , что поразрядно синхронизирует его в блоке U_k со слотом S .

На рис. 7 представлена схема блока U_2 , подсоединяемого к 1-му и 2-му сетевым узлам распределенного сумматора. Точки на линиях обозначают узлы разделения световых сигналов посредством ветвления оптических линий. Проблема ослабления оптических сигналов может быть решена посредством использования фотонных усилителей на выходе блоков U_k .

На его входы U_2 подаются слот S и слоты X_1 и X_2 , а на выходе образуется слот Y_2 , содержащий сумму чисел из слотов X_1 и X_2 . В этом блоке на конвертере $C(x_2^i, \oplus)$ складываются по $mod2$ значения переменных x_1^i и x_2^i , образуя переменную z_2^i . На конвертере $C(x_2^i, \wedge)$ из переменных x_1^i и x_2^i образуется переменная δ_2^i , которая после прохождения по линии задержки LD длительностью в один разряд, образует переменную δ_2^{i+1} , задающую перенос в следующий разряд. Через мультиплексор $M(s^i)$ пропускается значение δ_2^1 в первом разряде и δ_2^{i+1} при $i > 1$. Через конвертор $C(s^i, \nabla)$ проходят переменные δ_2^1 и δ_2^{i+1} . Конвертор обнуляет первую из них и пропускает вторую без изменения (Табл. 4) для $i > 1$. Конвертор $C(\delta_2^i, \oplus)$ образует окончательный результат поразрядных вычислений в виде переменных y_2^i , составляющих слот Y_2 .

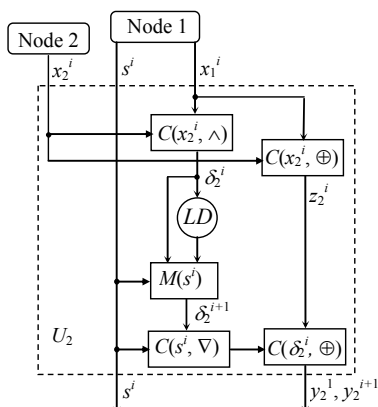


Рис. 7. 2-узловой сумматор.

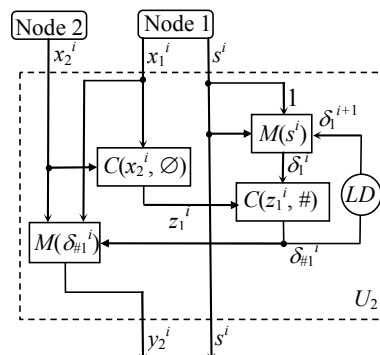


Рис. 8. 2-узловой «максимизатор».

N -узловой фотонный сумматор представляется как последовательное соединение блоков U_k . На входы блока U_k ($k > 2$) подаются слот S и слоты Y_{k-1} и X_k , а на выходе образуется слот Y_k .

Временная диаграмма работы блока U_k показывает, что выходная переменная y_k^i во всех разрядах появляется с задержкой на 2τ и задается сигналом длительности $T_0 - 2\tau$.

4. Распределенный фотонный «максимизатор»

Первый узел сети по парафазной линии значений выдает в свой блок U_2 слот X_1 , содержащий двоичное многоразрядное число, начиная со старших разрядов, а по парафазной синхролинии – слот S той же разрядности.

На рис. 8 представлена схема блока U_2 , подсоединяемого к 1-му и 2-му сетевого узлам распределенного «максимизатора». На его входы подаются слот S и слоты X_1 и X_2 , а на выходе образуется слот Y_2 , содержащий максимальное число из слотов X_1 и X_2 .

Любой другой узел сети передает по линии значений в свой блок U_k ($2 < k \leq N$) слот X_k , содержащий переменные x_k^i , начиная со старшего разряда. Кроме того, в этот блок поступает слот S , прошедший через U_{k-1} .

По значениям синхросигнала s^i посредством мультиплексора $M(s^i)$ формируется начальное значение переменной $\delta_1^1 = 1$, которая играет роль переменной состояния «максимизатора» во всех разрядах $i \geq 1$.

Переменная δ_1^i должна находиться в значении $\delta_1^i = 1$ для всех разрядов $i < j$, для которых $x_1^i \geq x_2^i$, и находится в значении $\delta_1^i = 0$ для всех разрядов $i > j$, для которого $x_1^j < x_2^j$. Такую последовательность значений δ_1 формируют конверторы $C(x_2^i, \emptyset)$ и $C(z_1^i, \#)$ совместно с мультиплексором $M(s^i)$ и линией задержки LD на один разряд. Первый конвертор по значениям переменных x_1^i и x_2^i формирует переменную z_1^i , реализуя логическую функцию «Переключение» по табл. 5 при $k \geq 2$.

Второй конвертор формирует значение переменной $\delta_{\#1}^i$, реализуя логическую функцию «Повторение» по табл. 5 при $k \geq 2$. Мультиплексор $M(s^i)$ и линия задержки LD образуют значения переменной $\delta_1^{i+1} = \delta_{\#1}^i$ для следующего разряда. При этом схема образования значений операции O (см. Введение) задается рис. 9.

Таблица 5. Дополнительные логические функции.

Функция «Переключение» для блока U_k ($k \geq 2$)				Функция «Повторение» для блока U_k ($k \geq 2$)			
$S^i = \emptyset$				$S^i = \#$			
x_{k-1}	x_k	O	$z_{(k-1)}$	z_{k-1}	$\delta_{(k-1)}$	O	$\delta_{\#(k-1)}$
0	0	“1”	1	0	0	“0”	0
0	1	“=	0	0	1	“=	0
1	0	“1”	1	1	0	“0”	0
1	1	“=	1	1	1	“=	1

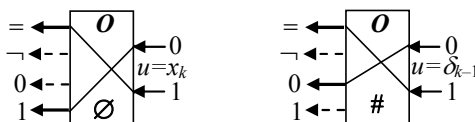


Рис. 9. Схема образования значений операции O .

Для тех разрядов $i < j$, для которых сохраняется значение $\delta_1^i = 1$, через мультиплексор $M(\delta_{\#1}^i)$ формируется значение выходной переменной $y_2^i = x_1^i$. Однако, для тех разрядов $i > j$, для которых сохраняется значение $\delta_1^i = 0$, через мультиплексор $M(\delta_{\#1}^i)$ формируется значение выходной переменной $y_2^i = x_2^i$. При этом для разряда j формируется значение $y_2^j = x_2^j = 1$.

N -узловой фотонный «максимизатор» представляется как последовательное соединение блоков U_k аналогично N -узловому сумматору. Временная диаграмма работы блока U_k показывает, что выходная переменная y_k^i во всех разрядах появляется с задержкой на 3τ и задается сигналами длительности $T_0 - 3\tau$.

5. Заключение

В статье показана принципиальная реализуемость распределенных операций ВОК «максимум» и «сумма» на основе фотонных коммутаторов с парафазным представлением значений логических переменных. Все они являются операциями магистрального (трубопроводного) типа. В неблокируемых сетях с прямыми каналами можно организовывать множество таких операций, дополнительно размещая в слотах данных адреса узлов и коды реализуемых операций.

Список литературы

1. Прангишвили И.В., Подлазов В.С., Стецюра Г.Г. Локальные микропроцессорные вычислительные сети. Глава шестая. М.: Наука, 1984. 175 с.
2. Yen T.H., Hung Y.. Fabrication-Insensitive CWDM (De)Multiplexer based on Cascaded Mach-Zehnder Interferometers // 2020 Optical Fiber Communications Conference and Exhibition (OFC). San Diego, CA, USA, 2020. P. 1-3
3. Vytovtov K., Barabanova E., Zouhdi S. Optical Switching Cell Based on Metamaterials And Ferrite Films // 12th International Congress on Artificial Materials for Novel Wave Phenomena. Metamaterials 2018. Espoo, Finland, Aug.-Sept. 2018. P. 424–426.
4. Barabanova E.A., Vytovtov K.A., Nguyen T.T. The control system elements of the new generation optical switching cell // Journal of Physics: Conference Series 1368 (2019). 022002 doi:10.1088/1742-6596/1368/2/022002.